

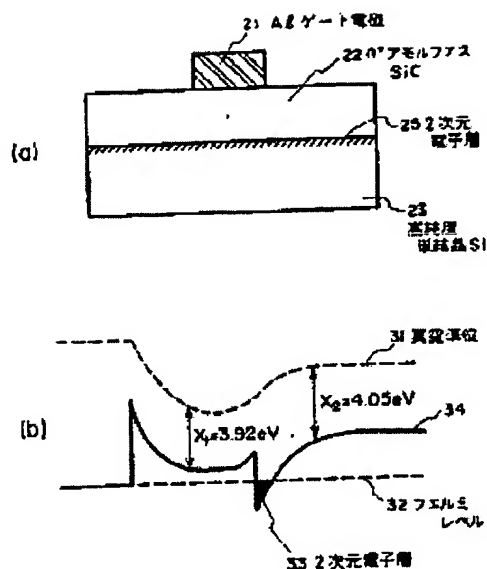
## TWO-DIMENSIONAL ELECTRON GAS FET

**Patent number:** JP62086867  
**Publication date:** 1987-04-21  
**Inventor:** HONJO KAZUHIKO  
**Applicant:** NIPPON ELECTRIC CO  
**Classification:**  
 - international: **H01L29/778; H01L29/66; (IPC1-7): H01L29/80**  
 - european: **H01L29/778E2**  
**Application number:** JP19850229253 19851014  
**Priority number(s):** JP19850229253 19851014

### Abstract of JP62086867

**PURPOSE:** To simply obtain high speed two-dimensional electron gas FET by bonding an n-type amorphous semiconductor to a single crystal semiconductor having large electron affinity, and forming a gate electrode on the amorphous semiconductor.

**CONSTITUTION:** An n<+> type amorphous SiC film 22 is accumulated on a high purity single crystal Si, and an aluminum gate electrode 21 is further formed thereon. Since the electron affinity of the amorphous SiC is smaller than that of the single crystal Si, a two-dimensional electron layer 33 is formed at the single crystal Si side. The sheet carrier density of the layer 33 is controlled by altering the potential of the gate electrode 21, and since the mobility of the electrons of the single crystal Si side is extremely high, high speed two-dimensional electron gas FET can be simply manufactured by using the Si crystal.



⑨ 日本国特許庁(JP)

⑩ 特許出願公開

⑪ 公開特許公報(A)

昭62-86867

⑫ Int.Cl.<sup>4</sup>

識別記号

庁内整理番号

⑬ 公開 昭和62年(1987)4月21日

H 01 L 29/80

B-8122-5F

審査請求 未請求 発明の数 1 (全3頁)

⑭ 発明の名称 2次元電子ガスFET

⑮ 特 願 昭60-229253

⑯ 出 願 昭60(1985)10月14日

⑰ 発 明 者 本 城 和 彦 東京都港区芝5丁目33番1号 日本電気株式会社内  
⑱ 出 願 人 日本電気株式会社 東京都港区芝5丁目33番1号  
⑲ 代 理 人 弁理士 内 原 晋

# 明 細 書

1. 発明の名称 2次元電子ガスFET

2. 特許請求の範囲

α型アモルファス半導体とこのアモルファス半導体より電子親和力の大きい高純度あるいはp型の単結晶半導体との接合界面の前記単結晶半導体側に生ずる2次元電子ガス層のシートキャリア密度を、前記α型アモルファス半導体表面側に設けたショットキー-金属ゲート電極又はp型アモルファス半導体ゲート電極の電位をえることにより制御することを特徴とする2次元電子ガスFET。

3. 発明の詳細な説明

(産業上の利用分野)

本発明は異種半導体接合界面における2次元電子ガスを用いた電界効果トランジスタ(FET)に関するものである。

(従来技術)

近年 AlGaAs/GaAs のように格子定数がほぼ等しく、電子親和力に差がある異種の半導体の接合界面に蓄積されるキャリア電子すなわち2次元電子ガスを利用した電界効果トランジスタ(FET)の開発が活発に行なわれている。従来の2次元電子ガスFETの構造およびバンド図を各々第3図(a)、(b)に示す。

同図(a)に示されたように半絶縁性 GaAs 基板4の上にMBE法或いはMOCVD法等により高純度 GaAs 層3、n<sup>+</sup>AlGaAs 層2が成長されている。これらの半導体層は全て単結晶である。n<sup>+</sup>AlGaAs 層2の表面側にはAlゲート電極1が設けられている。このようなFETのゲート電極直下のバンド構造を(b)に示す。AlGaAs の電子親和力  $\chi_1$  と GaAs の電子親和力  $\chi_2$  の間には、

$$\chi_1 < \chi_2$$

の関係がある。このため伝導帯の底12は図示したように曲がり高純度 GaAs 層に2次元電子層14が生ずる。13はフェルミレベルである。2次元

電子層14のシートキャリア密度はゲート電極1の電位を変えることにより制御する。

このようなデバイスとは別に、MISおよびMOSトランジスタにおいても高純度単結晶半導体に電子チャンネルを形成することもできるが、この場合電子はソース電極から注入することになる。したがってゲート電極自体をマスクとした自己整合によってゲート、ドレイン、ソース電極を形成しない限りにおいてはソース電極からの電子注入が少い動作条件下では大きな寄生抵抗を持つことになる。しかしながら第3図従来例のFETではソース電極からの電子注入が無くとも高純度単結晶半導体に2次元電子層は存在しており、さらにFETのしきい値電圧は $n^+A/GsA$ 層2だけのドーピング濃度と厚さで自由に変わられ、これらの点で大きくMIS又はMOSトランジスタと異なり、設計の自由度は大きい。

(発明が解決しようとする問題点)

従来の2次元電子ガスFETは全ての半導体層を単結晶で実現しているため、格子定数をほぼ合

せるという意味においても化合物半導体を用いる必要がありMBE、MOCVD等の複雑な装置を用いて、結晶成長させなければならなかった。また、一般に化合物半導体のプロセスは難かしいため、再現性よくデバイスを実現することができなかった。

本発明の目的は前記欠点を除去し、MBE、MOCVD等を用いずに2次元電子ガスFETを実現し、さらに化合物単結晶半導体を用いずに特にSi結晶を用いて高速な2次元電子ガスFETを実現することにある。

(問題を解決するための手段)

本発明によればa型アモルファス半導体と、このアモルファス半導体より電子親和力の大きい高純あるいはp型の単結晶半導体との接合界面の前記単結晶半導体側に生ずる2次元電子ガス層のシートキャリア密度を前記a型アモルファス半導体表面側に設けたショットキー金属ゲート電極又はp型アモルファス半導体ゲート電極の電位を変えることにより制御することを特徴とする2次元電

子ガスFETが得られる。

(作用および実施例)

第1図(a)、(b)は本発明の一実施例の2次元電子ガスFETの断面構造図およびバンド構造図である。同図(a)において高純度単結晶Si上に $n^+$ アモルファスSiC22が堆積され、さらにその上にAlゲート電極が設けられている。同図(b)にはゲート電極直下のバンド構造を示す。アモルファスSiCの電子親和力 $x_1$ はCの含有量によって変化させることができるがおおむね $x_1 = 3.92 \text{ eV}$ である。一方単結晶Siの電子親和力 $x_2$ は $4.05 \text{ eV}$ である。このため

$$x_1 < x_2$$

となり2次元電子層33が単結晶Si側に生ずる。すなわち $n^+$ アモルファスSi層は電子供給層となり、電子は高純度単結晶Si側を走行する。このため走行する電子は不純物散乱を殆ど受けない。したがってフォノン散乱を無くするために冷却すれば、極めて高い電子移動度を得られる。2次元電子層33のシートキャリア密度はゲート電極の電

位を変えることによって制御できる。

図において32はフェルミレベル、34は伝導帯の底である。

このような本発明においては半導体ヘテロ接合を、単結晶半導体とアモルファス半導体とから構成するため格子整合に対する配慮は全く必要なく、Siのような単原子半導体を用いても高移動度な2次元電子ガスFETを構成できるという大きな特徴を有する。FET製造プロセスにおいてもMBE装置等を用いる必要がないため安価で大量に2次元電子ガスFETを製造することができる。

第2図(a)、(b)は本発明の第2の実施例の素子断面構造図およびバンド構造図を示すものでゲート電極が $p^+$ アモルファスSiC51になっている他は第1図と全く同じである。この場合も $p^+$ アモルファスSiC51の電位を変えることにより2次元電子ガス層33のシートキャリア密度が制御される。この場合は $p^+$ アモルファスSiCのバンドギャップ、フェルミレベルを各々Cの含有量、 $p^+$ の濃度を変えることにより、FETのしきい値電圧を自由に

## オ 1 図

変更することができ、第 1 の実施例に比べて設計上の自由度が大きいという特徴を有する。

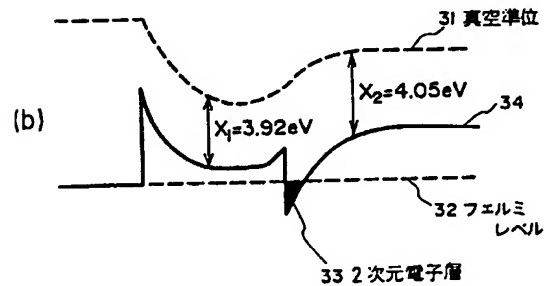
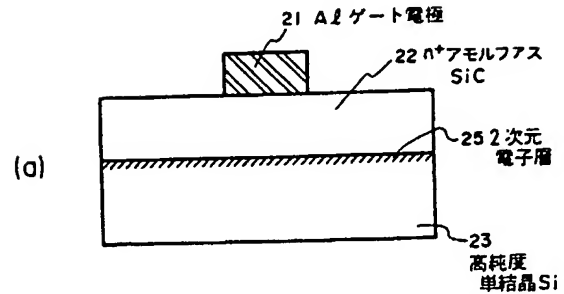
## (発明の効果)

このような本発明においては 2 次元電子ガス供給層として  $n^+$  アモルファス半導体を用いるため、プロセスが簡単になり、しかも単結晶層には化合物半導体を用いる必要がないため Si を用いても 2 次元電子ガス FET を実現できる。このため 2 次元電子ガス FET を安価で大量に製造でき、半導体工学上大きな意義を有する。

## 4. 図面の簡単な説明

第 1 図、第 2 図は本発明の実施例で第 3 図は従来例である。各々の図において (a) は素子の断面構造図、(b) はバンド構造図である。図において 21 は Al ゲート電極、51 は  $p^+$  アモルファス SiC、22 は  $n^+$  SiC、23 は高純度単結晶 Si である。

代理人 弁理士 内 原



## オ 3 図

